



## Stratégie d'entrée pour une technologie de rupture : application aux capteurs 3D

\*\*\*

**THALES** Entreprise : **Thalès**  
Période : **2016 - 2017**  
Tuteur entreprise :  
Lieu : **III-V lab, Thales TRT, Palaiseau**

\*\*\*

### Contexte

La « Photonique sur Silicium » est un mouvement de fond dans le domaine des data-centers et des super calculateurs qui repose sur l'utilisation de substrats SOI comme guides d'onde dans le proche infrarouge. Cette technologie fait passer le Silicium du monde de la micro-électronique au monde de l'opto-électronique. Le III-V Lab, en coopération avec le Leti à Grenoble, est un des leaders Européens sur cette technologie et a démontré l'obtention de lasers et de modulateurs optiques par collage direct de semi-conducteurs III-V sur du Silicium.

Par rapport aux technologies traditionnelles de Circuits Intégrés Photoniques qui ne font appel qu'aux semi-conducteurs III-V et à des fonderies de taille moyenne, la Photonique sur Silicium permet de bénéficier des investissements massifs effectués par l'industrie des semi-conducteurs dans les filières SOI et de reporter la majeure partie des étapes de gravure sur le Silicium, offrant ainsi un potentiel de réduction de coût significatif et de réalisation de circuits photoniques que seuls les rendements des procédés Silicium permettent d'envisager à l'échelle industrielle. La technologie de « photonique sur Silicium » devrait permettre la mise en œuvre d'architectures uniques et avec des ordres de grandeurs compatibles de la réalisation de capteurs 3D compacts.

### Objectif du projet de Master

L'objectif du projet sera d'évaluer le potentiel de la technologie « photonique Silicium » pour remplir le besoin de différents segments de marchés de capteurs 3D et de proposer une stratégie d'entrée avec un ROI suffisamment court pour permettre la mise en place d'une supply chain complète (composant packagé).



Certains éléments de marché sont disponibles mais les capteurs 3D compacts sont des produits émergents – le marché est fractionné et couvre l'espace, l'aéronautique, l'automobile, l'énergie et l'environnement. En particulier des solutions « low cost » sont actuellement vendues sur des marchés grand public mais les évolutions à terme requièrent l'utilisation de systèmes 3D dont les prix restent prohibitifs. Une synthèse des différents segments de marché en termes de performances clés et prix cible constituerait une première partie du travail.

Au cours de l'étude, les principes d'architectures électro-optiques devront être optimisés en fonction des différentes opportunités de marchés. Une fois un dimensionnement effectué, l'objectif sera d'identifier une cible de marché qui constituerait le point d'entrée préférentiel (sur des critères investissement / risque / ROI) pour la mise en place d'une chaîne logistique et l'amorçage d'une activité commerciale qui pourrait être portée par une filiale ou un partenaire d'un des actionnaires du GIE.

Le projet a donc une problématique business marquée, mais demandera néanmoins une compréhension technique du produit.

### **A propos du III-V Lab**

Le III-V Lab est un GIE entre Alcatel-Lucent, Thales et le CEA dédié à la R&D sur les technologies et les composants semi-conducteurs III-V (GaAs, GaN, InP ....) et leur intégration sur Silicium. Doté d'un effectif de 120 personnes sur le site du centre de recherche de Thales à Palaiseau, il dispose de l'ensemble des moyens de modélisation, de croissance épitaxiale, de technologie de salle blanche, de montage et de caractérisation pour la réalisation de composants opto-électroniques et micro-électroniques III-V. Dans le cadre de sa collaboration avec le CEA-Leti à Grenoble, le III-V Lab a accès à des ressources complémentaires et aux moyens de technologie Silicium du Leti. Les activités du Laboratoire couvre les phases de démonstration, de réalisation de prototypes mais aussi les phases d'amorçage d'activité et de préséries. Le III-V Lab est le plus important laboratoire industriel sur cette thématique en Europe ([www.3-5lab.fr](http://www.3-5lab.fr)).